



INSTITUT TEKNOLOGI SEPULUH NOPEMBER
Fakultas Teknologi Elektro dan Informatika Cerdas
DEPARTEMEN TEKNIK ELEKTRO
Program Studi Magister (S2) Teknik Elektro

**Kode
Dokumen**

RENCANA PEMBELAJARAN SEMESTER

MATA KULIAH (MK)	KODE	Rumpun MK	BOBOT (sks)		SEMESTER	Tgl Penyusunan
Perancangan Rangkaian Terintegrasi <i>Integrated Circuit Design</i>	EE235341	Mikroelektronika dan Sistem Tertanam	T=2	P=0	3	30 Nov 2022
OTORISASI	Pengembang RPS		Koordinator RMK		Ketua PRODI	
	Astria Nur Irfansyah		Hendra Kusuma		Ronny Mardiyanto, S.T., M.T., Ph.D.	
Capaian Pembelajaran (CP)	CPL-PRODI yang dibebankan pada MK					
	CPL-3	Mampu mengelola pembelajaran diri sendiri, dan mengembangkan diri sebagai pribadi pembelajar sepanjang hayat untuk bersaing di tingkat nasional, maupun internasional, dalam rangka berkontribusi nyata untuk menyelesaikan masalah dengan memperhatikan prinsip keberlanjutan.				
	CPL-4	Mampu menguasai konsep, prinsip keilmuan secara komprehensif, prinsip rekayasa, dan pengetahuan faktual tentang Teknologi Informasi untuk mengembangkan prosedur dan strategi yang diperlukan pada analisis dan perancangan sistem terkait bidang Teknik Elektro.				
	Capaian Pembelajaran Mata Kuliah (CPMK)					
	CPMK-1	Mampu menjelaskan teori bahan semikonduktor, piranti transistor efek medan, beserta prinsip kerjanya.				

	CPMK-2	Mampu menjelaskan konsep rangkaian terintegrasi, perkembangan teknologi IC, dan proses fabrikasi rangkaian terintegrasi.																																																		
	CPMK-3	Mampu menerapkan alur pengembangan rancangan rangkaian terintegrasi CMOS menggunakan EDA tools desain IC dan <i>Process Design Kit</i> teknologi CMOS untuk perancangan skematik, simulasi, <i>layout</i> , dan verifikasi rangkaian terintegrasi.																																																		
	CPMK-4	Mampu melakukan perancangan, simulasi, <i>layout</i> , dan verifikasi rangkaian terintegrasi CMOS digital dan analog.																																																		
	<p>Matrik CPL - CPMK</p> <table border="1"> <thead> <tr> <th>CPMK</th> <th>CPL-1</th> <th>CPL-2</th> <th>CPL-3</th> <th>CPL-4</th> <th>CPL-5</th> <th>CPL-6</th> <th>CPL-7</th> <th>CPL-8</th> <th>CPL-9</th> </tr> </thead> <tbody> <tr> <td>CPMK-1</td> <td></td> <td></td> <td>√</td> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> </tr> <tr> <td>CPMK-2</td> <td></td> <td></td> <td>√</td> <td></td> <td></td> <td></td> <td></td> <td></td> <td></td> </tr> <tr> <td>CPMK-3</td> <td></td> <td></td> <td></td> <td>√</td> <td></td> <td></td> <td></td> <td></td> <td></td> </tr> <tr> <td>CPMK-4</td> <td></td> <td></td> <td></td> <td>√</td> <td></td> <td></td> <td></td> <td></td> <td></td> </tr> </tbody> </table>		CPMK	CPL-1	CPL-2	CPL-3	CPL-4	CPL-5	CPL-6	CPL-7	CPL-8	CPL-9	CPMK-1			√							CPMK-2			√							CPMK-3				√						CPMK-4				√					
CPMK	CPL-1	CPL-2	CPL-3	CPL-4	CPL-5	CPL-6	CPL-7	CPL-8	CPL-9																																											
CPMK-1			√																																																	
CPMK-2			√																																																	
CPMK-3				√																																																
CPMK-4				√																																																
Deskripsi Singkat MK	Mata kuliah ini membahas teknik perancangan rangkaian terintegrasi analog, digital, dan mixed-signal dengan teknologi mikroelektronika CMOS (complementary metal-oxide semiconductor). Teori semikonduktor dan prinsip kerja berbagai divais semikonduktor serta proses fabrikasinya diperkenalkan sebagai dasar untuk perancangan sirkuit terpadu. Mata kuliah ini menekankan pada aspek praktis perancangan integrated circuit (IC), meliputi tahap rancangan skematik, simulasi, hingga layout untuk IC menggunakan CAD (computer aided design) tools untuk perancangan IC, dengan target teknologi CMOS dengan Process Design Kit yang tersedia secara umum.																																																			
Bahan Kajian: Materi Pembelajaran	1) Teori atom, teori bahan semikonduktor, pita energi, semikonduktor ekstrinsik, sambungan PN. 2) Transistor MOSFET, teknologi CMOS. 3) Proses fabrikasi teknologi VLSI, alur perancangan IC.																																																			

	<p>4) Prinsip layout IC, dan penggunaan EDA tools desain IC dan Process Design Kit teknologi CMOS untuk perancangan skematik, simulasi, layout, dan verifikasi rangkaian terintegrasi.</p> <p>5) Perancangan rangkaian terintegrasi CMOS digital logika statis, sekuensial, standard-cell layout.</p> <p>6) Perancangan rangkaian terintegrasi CMOS analog, teknik layout.</p>						
Pustaka	Utama :						
	<p>[1] R. Jacob Baker, "CMOS Circuit Design, Layout, and Simulation", 2nd edition, IEEE Press, Wiley-Interscience, 2005, USA</p> <p>[2] Adel Sedra, Kenneth Smith, "Microelectronic Circuits: Theory and Applications", 6th edition, Oxford University Press, 2011.</p> <p>[3] SkyWater Technology Foundry, "Skywater Open Source PDK", https://github.com/google/skywater-pdk</p>						
	Pendukung :		-				
Dosen Pengampu	Astria Nur Irfansyah						
Matakuliah syarat	-						
Mg Ke-	Kemampuan akhir tiap tahapan belajar (CPMK)	Penilaian		Bentuk Pembelajaran, Metode Pembelajaran, Penugasan Mahasiswa, [Estimasi Waktu]		Materi Pembelajaran [Pustaka]	Bobot Penilaian (%)
		Indikator	Kriteria & Bentuk	Luring (offline)	Daring (online)		
(1)	(2)	(3)	(4)	(5)	(6)	(7)	(8)
1-2	Mampu menjelaskan teori bahan semikonduktor,	<ul style="list-style-type: none"> Ketepatan penjelasan karakteristik semikonduktor, 	Tugas 1	Kuliah, tanya jawab, tugas simulasi dan presentasi		Teori atom, teori bahan semikonduktor, pita energi,	20%

	piranti transistor efek medan, beserta prinsip kerjanya.	<p>konsep pita energi, semikonduktor ekstrinsik, charge carrier.</p> <ul style="list-style-type: none"> • Ketepatan simulasi dan penjelasan karakteristik sambungan PN berbagai kondisi pemberian tegangan bias. 		<p>[TM : 2x2x50'] [BM : 2x2x60'] [PT : 2x2x60']</p>		<p>semikonduktor ekstrinsik, sambungan PN.</p> <p>Ref. 1 – Bab 1 Ref. 2 – Bab 2</p>	
3		<p>Ketepatan simulasi dan penjelasan karakteristik MOSFET dan teknologi CMOS.</p>	<p>Tugas 1, ETS</p>	<p>Kuliah, tanya jawab, tugas simulasi dan presentasi</p> <p>[TM : 2x2x50'] [BM : 2x2x60'] [PT : 2x2x60']</p>		<p>Transistor MOSFET, teknologi CMOS.</p> <p>Ref. 2 – Bab 4 Ref. 1 – Bab 1</p>	
4	<p>Mampu menjelaskan konsep rangkaian terintegrasi, perkembangan teknologi IC, dan</p>	<p>Ketepatan penjelasan rangkaian terintegrasi, konsep technology</p>	<p>ETS, EAS</p>	<p>Kuliah, tanya jawab, tugas simulasi dan presentasi</p> <p>[TM : 1x2x50']</p>		<p>Proses fabrikasi teknologi VLSI, alur perancangan IC.</p> <p>Ref. 1 – Bab 1, 7</p>	20%

	proses fabrikasi rangkaian terintegrasi.	scaling, proses fabrikasi IC CMOS.		[BM : 1x2x60'] [PT : 1x2x60']			
5-7	Mampu menerapkan alur pengembangan rancangan rangkaian terintegrasi CMOS menggunakan EDA tools desain IC dan <i>Process Design Kit</i> teknologi CMOS untuk perancangan skematik, simulasi, <i>layout</i> , dan verifikasi rangkaian terintegrasi.	Kemampuan menunjukkan simulasi rangkaian sederhana hasil dari instalasi <i>EDA tools</i> dan <i>Process Design Kit</i> teknologi CMOS yang tepat pada komputer.	Proyek 1	Kuliah, presentasi mahasiswa dan diskusi kelas, tanya jawab [TM : 3x2x50'] [BM : 3x2x60'] [PT : 3x2x60']		Prinsip layout IC, dan penggunaan EDA tools (MAGIC, ngspice, xschem) desain IC dan Process Design Kit teknologi CMOS (SKY130) untuk perancangan skematik, simulasi, layout, dan verifikasi rangkaian terintegrasi. Ref. 1 – Bab 15 Ref. 3	30%
8	Evaluasi Tengah Semester / Ujian Tengah Semester						
9-1 1	Mampu melakukan perancangan, simulasi, <i>layout</i> , dan verifikasi rangkaian terintegrasi CMOS digital dan analog.	Kelayakan hasil simulasi dan ketepatan hasil layout rangkaian terintegrasi digital.	Proyek 1	Kuliah, presentasi mahasiswa dan diskusi kelas, tanya jawab [TM : 3x2x50'] [BM : 3x2x60']		Perancangan rangkaian terintegrasi CMOS digital logika statis, sekuensial,	30%

				[PT : 3x2x60']		standard-cell layout. Ref. 1 – Bab 10, 11, 12	
12-14		Kelayakan hasil simulasi dan ketepatan hasil layout rangkaian terintegrasi analog.	Proyek 1	Kuliah, presentasi mahasiswa dan diskusi kelas, tanya jawab [TM : 3x2x50'] [BM : 3x2x60'] [PT : 3x2x60']		Perancangan rangkaian terintegrasi CMOS analog, teknik layout. Ref. 1 – Bab 9, 21, 24	
16	Evaluasi Akhir Semester / Ujian Akhir Semester						

RENCANA ASESMEN DAN EVALUASI					
Rencana Evaluasi	CPMK-1	CPMK-2	CPMK-3	CPMK-4	Total
Tugas 1	5%	0%	0%	0%	5%
Proyek 1	0%	0%	20%	30%	50%
Evaluasi Tengah Semester	15%	0%	0%	0%	15%
Evaluasi Akhir Semester	0%	20%	10%	0%	30%
TOTAL	20%	20%	30%	30%	100%

Catatan :

1. **Capaian Pembelajaran Lulusan PRODI (CPL-PRODI)** adalah kemampuan yang dimiliki oleh setiap lulusan PRODI yang merupakan internalisasi dari sikap, penguasaan pengetahuan dan ketrampilan sesuai dengan jenjang prodinya yang diperoleh melalui proses pembelajaran.
2. **CPL yang dibebankan pada mata kuliah** adalah beberapa capaian pembelajaran lulusan program studi (CPL-PRODI) yang digunakan untuk pembentukan/pengembangan sebuah mata kuliah yang terdiri dari aspek sikap, keterampilan umum, keterampilan khusus dan pengetahuan.
3. **CP Mata kuliah (CPMK)** adalah kemampuan yang dijabarkan secara spesifik dari CPL yang dibebankan pada mata kuliah, dan bersifat spesifik terhadap bahan kajian atau materi pembelajaran mata kuliah tersebut.
4. **Sub-CP Mata kuliah (Sub-CPMK)** adalah kemampuan yang dijabarkan secara spesifik dari CPMK yang dapat diukur atau diamati dan merupakan kemampuan akhir yang direncanakan pada tiap tahap pembelajaran, dan bersifat spesifik terhadap materi pembelajaran mata kuliah tersebut.
5. **Indikator penilaian** kemampuan dalam proses maupun hasil belajar mahasiswa adalah pernyataan spesifik dan terukur yang mengidentifikasi kemampuan atau kinerja hasil belajar mahasiswa yang disertai bukti-bukti.
6. **Kriteria Penilaian** adalah patokan yang digunakan sebagai ukuran atau tolok ukur ketercapaian pembelajaran dalam penilaian berdasarkan indikator-indikator yang telah ditetapkan. Kriteria penilaian merupakan pedoman bagi penilai agar penilaian konsisten dan tidak bias. Kriteria dapat berupa kuantitatif ataupun kualitatif.
7. **Bentuk penilaian:** tes dan non-tes.
8. **Bentuk pembelajaran:** Kuliah, Responsi, Tutorial, Seminar atau yang setara, Praktikum, Praktik Studio, Praktik Bengkel, Praktik Lapangan, Penelitian, Pengabdian Kepada Masyarakat dan/atau bentuk pembelajaran lain yang setara.
9. **Metode Pembelajaran:** *Small Group Discussion, Role-Play & Simulation, Discovery Learning, Self-Directed Learning, Cooperative Learning, Collaborative Learning, Contextual Learning, Project Based Learning*, dan metode lainnya yg setara.
10. **Materi Pembelajaran** adalah rincian atau uraian dari bahan kajian yg dapat disajikan dalam bentuk beberapa pokok dan sub-pokok bahasan.
11. **Bobot penilaian** adalah prosentasi penilaian terhadap setiap pencapaian sub-CPMK yang besarnya proposional dengan tingkat kesulitan pencapaian sub-CPMK tsb., dan totalnya 100%.
12. TM=Tatap Muka, PT=Penugasan terstruktur, BM=Belajar mandiri.